



Becas colaboración curso 2017/2018

Fecha: 05 Julio 2017

Vicerrectorado de Investigación, Innovación y Transferencia

Subcomisión de I+D+i

Propuesta del departamento *INGENIERIA ELECTRONICA*

Núm Proyecto: 2017/20/00001

Responsable

Gadea Gironés, Rafael

E-mail

rgadea@eln.upv.es

Ext.

76050

Título proyecto

Estudio e Implementación de algoritmos asociados a Deep learning; mediante aceleradores diseñados con OpenCL

Valoración proyecto

4

Descripción proyecto

Dentro del campo de la computación de altas prestaciones, las aplicaciones relacionadas con las redes neuronales profundas son un área de máximo interés, tanto por su diversa aplicación en las subáreas del reconocimiento de voz y reconocimiento de imágenes, como por la enorme necesidad de aceleración por la complejidad de los algoritmos utilizados. Muchas tecnologías electrónicas disputan entre ellas con el fin de conseguir las mejores eficiencias energéticas para acometer estos algoritmos: Multi core, GPGPU, ASICs y FPGAs. Este proyecto pretende aportar nuevas soluciones de aceleración, basadas en el lenguaje OpenCL, combinado con la elaboración de librerías en Verilog, con el fin de conseguir las mejores prestaciones con soluciones basadas en FPGA.

Actividades a realizar por el alumno

- Puesta en marcha de la plataforma de diseño con OpenCL de tipo SOC con la placa DE1SOC
- Puesta en marcha de la plataforma de diseño con OpenCL de tipo HPS con la placa ATLANTIS
- Estudio de diferentes alternativas de compilación OpenCL de aceleradores de multiplicación de matrices, tanto de tipo single work ítem; como con group ítems; de una y dos dimensiones.
- Implementación de operaciones aritméticas básicas en coma flotante mediante Verilog, mediante el uso interno de formatos en coma flotante y su posterior conversión en librerías de OpenCL.
- Estudio de prestaciones en Area, frecuencia máxima y latencia de dichas soluciones frente a las originales del compilador SDK de IntelFPGA para OpenCL.

Horario

En principio las horas que marque la ley distribuidas en el horario que más convenga al alumno y que sea compatible con el funcionamiento del laboratorio